# 高集成度硅探测器及高性能电子学研发

# 项目简介（请填写项目名称）

1. **导师及课题组介绍**
2. 导师介绍链接（**请将网址链接更新到导师自己的页面**）：<https://people.ucas.edu.cn/~WeiguoLu>
3. 课题组介绍（导师提供）

导师属于实验物理中心电子学组，主要从事探测器读出专用集成电路设计、验证、测试和应用等方面的工作。

课题组参与多个大型国际合作实验。目前承担大型强子对撞机HL-LHC上ATLAS实验ITk探测器的升级，采用先进硅探测器和读出电子学技术，代表着高能物理领域最先进的实验技术。合作组包括英国卢瑟福实验室、剑桥大学、美国伯克利实验室、加州大学等多个著名科研单位，国内与清华大学等单位合作，提供广泛的交流机会。

课题组另一项研究面向未来CEPC应用的单片HVCMOS探测器的研发工作，主要包括：1），集成电路设计，模块如电荷灵敏前放、滤波成形电路、甄别器、数字处理逻辑等电路的设计、仿真、版图和验证。2），电路性能测试和评估，如关键指标增益、噪声等，以及电路可靠性如辐照效应表现等。

1. **科创计划项目简介**

1、项目简介

硅探测器模块是大型探测器的基本组成单元，由高密度硅探测器和高集成度的读出芯片组装而成，本项目方向之一研究传统的混合式硅微条探测器模块的性能指标评估，及高温、强辐照情况下对寿命和性能的影响。

单片CMOS探测器是近年来高能物理实验领域的研发热点。将硅传感器和前端读出电路集成到同一块硅片上，相比于传统的混合式探测器，提升了性能，避免了复杂的组装工艺，具有显著的优势。本项目方向二拟采用国产HVCMOS工艺，主要探索传感器电极内前端读出电路的设计理论和方法，及其性能评估和优化。

学生可以根据兴趣选择适合的方向。

2、使用的实验方法、仪器设备、数据软件等

课题组具有完备的实验室环境，包括洁净间、自动打线机、示波器、温控箱等，使用合作组自研的老化装置、高低温循环装置等，通过改变环境温度，可以研究探测器模块的性能指标变化。采用Cadence Virtuoso设计环境，Spectre仿真器，Mentor公司的Calibre物理验证软件等集成电路设计软件，可以仿真电路性能，绘制芯片版图。

3、对学生专业知识背景等方面的要求

不要求全面的知识背景，如果学生具备一定的电路分析、数电、模电方面的知识，或者有核电子学、半导体物理和器件、辐照效应等方面的知识储备更好。兴趣是最好的老师，希望学生具备快速学习的能力。

4、项目预期目标、成果和收获

根据实际情况，期望学生通过本项目能了解大型硅探测器系统的架构，掌握基本模块的性能评估方法，完成探测器模块的测试及性能研究，撰写项目报告。也可以通过设计和仿真一个特定的电路模块，或者测试实验室已有芯片的性能表现，对新型探测器的专用读出电路设计会有较为深入的了解，或者对读出芯片的性能测试有直观的认识。

1. **其他说明**

（备注：请填写其他需要说明的内容，若没有请写“无”。）

提供交通、住宿方面的经费支持， 鼓励学生最好能利用暑期或者其他假期时间到高能所，便于开展交流，同时可以进入实验室增强实际动手操作的能力。